

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-273539  
 (43)Date of publication of application : 22.10.1993

(51)Int.CI. G02F 1/1335  
 G02F 1/136

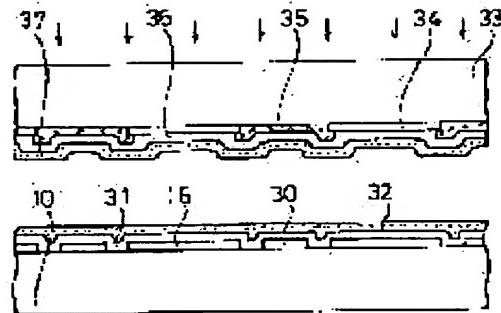
(21)Application number : 04-067263 (71)Applicant : SANYO ELECTRIC CO LTD  
 (22)Date of filing : 25.03.1992 (72)Inventor : NISHIKAWA RYUJI  
 BABA YORITAKE

## (54) LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PURPOSE:** To decrease the off currents generated in a semiconductor layer by suppressing the light which cannot be shielded by light shielding films.

**CONSTITUTION:** The light shielding films 35 are thickly formed so as to attain 4 to 5 OD values or/and a first non-single crystalline silicon film 17 and second non-single crystalline silicon film 19 are completely coated with source electrodes 20 and drain electrodes 21 consisting of a metallic material having a light shielding function exclusive of the regions corresponding to channel regions.



## LEGAL STATUS

[Date of request for examination] 22.05.1995

[Date of sending the examiner's decision of rejection] 27.05.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-273539

(43)公開日 平成5年(1993)10月22日

(51)Int.Cl.<sup>5</sup>

G 0 2 F 1/1335  
1/136

識別記号

府内整理番号  
7811-2K  
500 9018-2K

F I

技術表示箇所

審査請求 未請求 請求項の数3(全8頁)

(21)出願番号 特願平4-67263

(22)出願日 平成4年(1992)3月25日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目18番地

(72)発明者 西川 龍司

大阪府守口市京阪本通2丁目18番地 三洋  
電機株式会社内

(72)発明者 馬場 順丈

大阪府守口市京阪本通2丁目18番地 三洋  
電機株式会社内

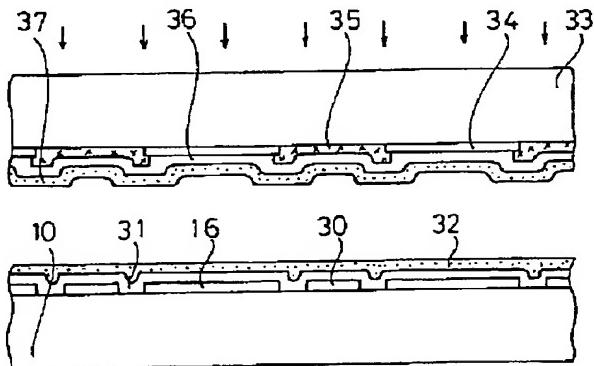
(74)代理人 弁理士 西野 卓嗣

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 遮光膜で遮光できない光を抑制し、半導体層に発生するオフ電流を減少させることを目的とする。

【構成】 遮光膜(35)をOD値で4~5となるように厚く形成し、または／および第1の非単結晶シリコン膜(17)および第2の非単結晶シリコン膜(19)を、チャンネル領域に対応する領域を除いて、遮光機能を有する金属材料で成るソース電極(20)およびドレイン電極(21)で完全に覆う。



16:表示電極

31:パシベーション膜

34:カラーフィルタ

36:対向電極

30:素子

32:配向膜

35:遮光膜

37:配向膜

1

## 【特許請求の範囲】

【請求項1】 透明な第1の絶縁性基板上に形成された複数のトランジスタと、このトランジスタと電気的に接続された表示電極と、前記第1の絶縁性基板上に形成された配向膜とを備えた素子基板と、この第1の絶縁性基板と対向して配置された第2の絶縁性基板上に形成された遮光膜、対向電極および配向膜とを少なくとも有する対向基板と、前記素子基板と前記対向基板との間に設けられた液晶とを有する液晶表示装置において、前記液晶表示装置は、対向基板側から光が入射され、前記遮光膜のOD値を約4～5以上とすることを特徴とした液晶表示装置。

【請求項2】 透明な第1の絶縁性基板上に形成された複数のトランジスタと、このトランジスタと電気的に接続された表示電極と、前記第1の絶縁性基板上に形成された第1の遮光膜および配向膜とを備えた素子基板と、この第1の絶縁性基板と対向して配置された第2の絶縁性基板上に形成された第2の遮光膜、対向電極および配向膜とを少なくとも有する対向基板と、前記素子基板と前記対向基板との間に設けられた液晶とを有する液晶表示装置において、前記液晶表示装置は、対向基板側から光が入射され、前記第1および第2の遮光膜のOD値の和を約4～5以上とすることを特徴とした液晶表示装置。

【請求項3】 透明な第1の絶縁性基板上に形成された遮光膜、この遮光膜で覆われた複数のトランジスタと、このトランジスタと電気的に接続された表示電極と、前記第1の絶縁性基板上に形成された配向膜とを備えた素子基板と、この第1の絶縁性基板と対向して配置された第2の絶縁性基板上に形成された対向電極および配向膜とを少なくとも有する対向基板と、前記素子基板と前記対向基板との間に設けられた液晶とを有する液晶表示装置において、前記液晶表示装置は、素子基板側から光が入射され、前記遮光膜のOD値を約4～5以上とすることを特徴とした液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、液晶表示装置に関し、特に光源を必要とし、しかもこの光源による信頼性の低下を防止した液晶表示装置に関するものである。

## 【0002】

【従来の技術】一般に、液晶表示装置は、カラーTVを中心に関発が活発に進められている。これらの中には、例えば特開平3-114028号公報に示された構成(図7)がある。これは、透明な絶縁性基板(50)上に、例えばゲート(51)と補助容量電極(52)が設けられ、ゲート絶縁膜(53)を介してITOより成る

2

表示電極(54)が設けられている。更に全面には、第2のゲート絶縁膜(55)が設けられ、TFTが形成される第2のゲート絶縁膜(55)上には、順次a-Si層(56)、SiNxより成る半導体保護膜(57)およびN+a-Si層(58)が積層されている。一方、ソース領域に対応するN+a-Si層(58)から前記表示電極(54)表面が露出しているコンタクト孔までを延在しているソース電極(59)と、ドレイン領域に対応するN+a-Si層(58)表面から延在されるドレイン電極(60)およびドレンラインがある。

【0003】更には、図1のように、全面にパシベーション膜や配向膜が設けられて、素子基板を構成している。ここで図1は、液晶パネルの概略図であり、絶縁性基板としてガラス基板(50)を使用し、この上に形成されている2種類の4角形は、小さいものが素子(TFT)、大きいものが表示電極(53)を示している。一方、前述の素子基板と対向する位置には対向基板が設けられ、例えば、カラーフィルターを介して遮光膜が設けられ、更に対向電極が設けられ、更に配向膜が設けられている。

【0004】以上、素子基板と対向基板は図1と同じであるので、詳細は後述する実施例を参照のこと。そしてこの素子基板と対向基板は一定の間隙でシールを用いて貼り合わされており、中に液晶が注入されている。以上の構成は、逆スタガー型でゲート絶縁膜が2層形成されているが、1層で形成されてもよし、スタガー型で、やはり1層または2層でも良い。

【0005】また半導体材料としては、前述のa-Siの他にポリシリコン(p-Si)でも良い。このp-Siを材料とするときは、スタガー型が主流であり、図示は省略したが、透明な絶縁性基板上に第1のp-Siが形成され、全面に熱酸化等でゲート絶縁膜が形成される。この上に低抵抗の第2のp-Siで成るゲート電極が形成され、この基板全面に酸化膜が形成されている。このトランジスタの近傍にはITO等より成る表示電極が形成され、ソース電極は、酸化膜のコンタクト孔を介して第1のp-Siと電気的に接続され、またドレイン電極も酸化膜のコンタクト孔を介して第1のp-Siと電気的に接続されている。

## 【0006】

【発明が解決しようとする課題】以上の構成において、図7のTFTにノンドープのa-Siと高濃度にドープされたa-Siが、一点鎖線で示されている。例えば、透過型のように、紙面に対して上方より光が入射される時は、対向基板やTFTの上方に設けた遮光膜で、TFTへの光入射を防止していた。つまり遮光膜を設けないと、a-Siは、光吸収係数が大きいため、光がa-Siに到達してオフ電流が増加してしまうからである。

【0007】従来は、遮光膜は、CrやAl等の金属材料で形成されているため、ほとんどは反射され、この遮

50

光膜で完全に遮蔽されていると考えられていた。例えば、Crを使用する場合、1000Åから1500Å程度で十分であると認識されていた。しかし、プロジェクター等の光源は、非常に強い光を使用しているため、このパネルの遮光膜でも若干の光が透過し、TFTに入射し、オフ電流が発生させる問題があった。

【0008】またp-Siも、a-Siより1桁程吸収係数が小さいが、強い光源によりオフ電流が発生する問題があった。

#### 【0009】

【課題を解決するための手段】本発明は前述の課題に鑑みて成され、まず第1に、遮光膜が対向基板のみに形成される構成において、この液晶表示装置は、対向基板側から光が入射され、前記遮光膜のOD値を約4～5以上とすることで解決するものである。第2に、遮光膜が対向基板と素子基板の両方に形成される構成において、この液晶表示装置は、対向基板側から光が入射され、前記2つの遮光膜のOD値の和を約4～5以上とすることで解決するものである。

【0010】第3に、素子基板に遮光膜を形成する構成において、この液晶表示装置は、素子基板側から光が入射され、前記遮光膜のOD値を約4～5以上とすることで解決するものである。

#### 【0011】

$$V_c = V_0 \cdot e^{-t / RC} \quad \dots \quad (1)$$

$$R = V_R / I_{off} = 10V / I_{off} \quad \dots \quad (2)$$

【0015】ここで、tは充電時間、液晶へ印加するV<sub>R</sub>の電圧は、6V程度であり、最大10Vと設定すれば十分である。また表示電極のサイズは30μm<sup>2</sup>程度があるので、C≥0.1pFが妥当なところである。保持

$$I_{off} \leq - (10 \times 0.1 \times 1n(0.9)) / 16.7$$

$$\leq 6 \text{ pA}$$

【0017】となる。以上、非常にマージンを取っているので、I<sub>off</sub>=10pA以下とすれば、特に保持で問題にならない。図5は、オフ電流とOD値（遮光膜の光吸収係数とその膜厚の積、-1og（透過率））の相関を調べたものであり、通常のバックライトの光源約10<sup>4</sup>lx、プロジェクターの光源約10<sup>5</sup>～10<sup>6</sup>lxを考慮し、3種類の光源で調査し、TFTにはV<sub>D</sub>=12V、V<sub>G</sub>=-4.5Vを印加した。従って図5のように、オフ電流を10pA以下とするには、バックライトでは、OD値はおよそ2.5以上必要とし、プロジェクターでは、OD値はおよそ4から5を必要とする。図6(CrのOD値と膜厚の関係)から判るように、バックライトでは、従来の膜厚で十分であるが、プロジェクターでは、2000～2500Å以上必要となる。

【作用】図7の構成において何が問題となるのが実験、研究したところ、図7の紙面に対して上方の遮光膜から透過する極少ない光が、ソース及びドレイン電極よりはみでた半導体層（特にノンドープのa-SiとN<sup>+</sup>型にドープされたa-Siの界面）に浸入し、オフ電流が発生することが分かった。

【0012】また図7の紙面に対して、TFTの下層に遮光膜が設けられた時、この遮光膜から透過する極少ない光が、ゲート電極よりはみでた半導体層に光が入射し、オフ電流が発生することが分かった。従ってトランジスタを構成する電極（ソース電極、ドレイン電極または／およびゲート電極）より半導体層がはみでない構成にすることで解決されることが分かった。

【0013】前述した問題を解決するために、前者はソースおよびドレイン電極で、または後者はゲート電極で完全にa-Siを覆うようにした。しかしオフ電流を計測した結果、減少はしているものの、十分ではなかった。そのため、更に実験を続けたところ、遮光膜に問題があると判った。図4は、例えばTFTを使用した液晶表示装置の等価回路図である。単純に、TFTをR、C<sub>1c</sub>（液晶容量）+C<sub>SC</sub>（補助容量）をCとし、CRの時定数として、I<sub>off</sub>（オフ電流）を見積ってみると、

#### 【0014】

#### 【数1】

時間は、1/60=16.7msecで、90%以上の保持率とすると、(1)、(2)式より

#### 【0016】

#### 【数2】

$$I_{off} \leq - (10 \times 0.1 \times 1n(0.9)) / 16.7$$

【0018】従って、第1に対向基板に、遮光膜が設られ、対向基板側から入射される光源を使用する時は、前記素子から発生するオフ電流の値を10pA以下とするために、前記遮光膜の吸収係数と膜厚の積の値を約4～5以上とすることでオフ電流を抑制できる。第2に、対向基板と素子基板に遮光膜が設られ、対向基板側から入射される光源を使用する時は、前記素子から発生するオフ電流の値を10pA以下とするために、前記遮光膜の吸収係数と前記2つの遮光膜の総膜厚の積の値を約4～5以上とすることでオフ電流を抑制できる。

【0019】第3に、素子基板に遮光膜が設られ、素子基板側から入射される光源を使用する時は、前記オフ電流の値を10pA以下とするために、前記遮光膜の吸収係数と膜厚の積の値を約4～5以上とすることでオフ電

流を抑制できる。

【0020】

【実施例】図1は、対向基板(33)に遮光膜(35)を設けたものであり、図2は、対向基板(33)と素子基板(10)に遮光膜を設けたものである。更に図3は、素子基板(10)に遮光膜を設けたものである。一方、図1および図2は、上に光源が設けられる場合であり、図3は、下に光源が設けられる場合である。

【0021】以下に本発明の第1の実施例として、図1と図8を参照しながら説明する。まず、透明な絶縁性基板(10)上に形成されたゲート(11)、およびこのゲート(11)と一体で形成された複数本のゲートライン(12)と、このゲートライン(12)と離間して形成された補助容量電極(13)、およびこの補助容量電極(13)と一体で形成された補助容量ライン(14)と、実質的に前記絶縁性基板(10)の全面に形成されたゲート絶縁膜(15)がある。

【0022】透明な絶縁性基板(10)は、例えばガラスより成る。このガラス基板(10)上には、図1の一点鎖線で示されるように、ゲート(11)と一体のゲートライン(12)が左右に延在されて形成されており、ゲート(11)は、ゲートライン(12)から下方へ突出している。また補助容量電極(13)およびこの電極(13)と一体で成る補助容量ライン(14)も一点鎖線の様にゲートライン(12)と平行に延在している。またこの両電極(12)、(14)は、例えばCrやAlの光を遮蔽する材料より成っており、他材料としてTa、Ta-Mo、Cr-Cu等でも良い。一般にゲートラインと補助容量ラインは、同一工程で形成されるので、ゲートライン(12)と補助容量ライン(14)は、例えば約1500ÅのCrより形成される。またゲート(11)、ゲートライン(12)、補助容量電極(13)および補助容量ライン(14)を覆う第1のゲート絶縁膜(15)は、プラズマCVD法で形成された約3000ÅのSiNx膜である。ここでは、SiNx膜の代りにSiO<sub>2</sub>膜を使用しても良いし、この2つの膜を2層にしても良い。またSiNx膜やSiO<sub>2</sub>膜を単独で使う場合、成膜工程を2工程に分け、2層構造としても良い。特に2層構造の時は、上層を後述の表示電極上へ延在させている。

【0023】次に、ITOより成る表示電極(16)が設けられ、ゲート(11)を一構成とするTFTの活性領域に、順次積層されたノンドープの第1の非単結晶シリコン層(17)、半導体保護膜(18)、およびN<sup>+</sup>型にドープされた第2の非単結晶シリコン層(19)と、このソース領域に対応する第2の非単結晶シリコン層(19)および表示電極(16)と電気的に接続するソース電極(20)と、前記ドレン領域に対応する第2の非単結晶シリコン層(19)と電気的に接続したド

レン電極(21)と一体で延在されたドレンライン(22)がある。

【0024】TFTに対応する第1のゲート絶縁膜(15)上には、ノンドープのアモルファス・シリコン活性層(a-Si層)(17)およびN<sup>+</sup>型のアモルファス・シリコンコンタクト層(N<sup>+</sup>a-Si層)(19)が積層され、チャンネルに対応するa-Si層(17)とN<sup>+</sup>a-Si層(19)との間には、SiNxより成る半導体保護膜(18)が設けられている。ドレン電極(21)は、ドレンラインと一体で、ソース電極(20)は、表示電極(16)とコンタクトし、両者とも同一材料で形成されている。ここでは例えばMo、Alが積層されている。また表示電極(16)の上にゲート絶縁膜が延在している場合は、コンタクトホールが形成され、これを介して接続されている。

【0025】以下は図示していないが上層には、パシベーション膜が設けられたり(省略してもよい。)して、例えばポリイミド等から成る配向膜が設けられて、素子基板が完成する。この素子基板の概略を説明したものが図1であり、下のガラス基板(10)の上に設けられている2つの4角形が、素子(TFT)(30)と表示電極(16)を示し、この上にはパシベーション膜(31)および配向膜(32)が被覆されている。

【0026】一方、ガラス基板(10)と対を成す対向ガラス基板(33)が設けられ、この対向ガラス基板上には、表示電極(16)と対応する位置に、カラー表示の時は、まずカラーフィルター(34)が設けられ、表示領域を除いた領域に遮光膜(35)が例えばCrやAlで設けられている。更に絶縁層を介すかまたは介さず、対向電極(36)と配向膜(37)が積層されている。

【0027】更には、この一対のガラス基板(10)、(33)間にスペーサが設けられ、周辺を封着材で封着し、注入孔より液晶が注入されて本装置が得られる。まず第1の特徴は、遮光膜(35)の厚さにある。遮光膜は、従来1000Å程度設けるだけで、十分に光を遮ることができると考えられていた。しかしプロジェクター等の高輝度(例えば10万lxから100万lx)では、一部が透過するため、まずどの程度のオフ電流であれば許されるかを計算した。

【0028】図4は、例えばTFTを使用した液晶表示装置の等価回路図である。単純に、TFTをR、C<sub>1c</sub>(液晶容量)+C<sub>Sc</sub>(補助容量)をC、RおよびCに発生する電圧をV<sub>R</sub>およびV<sub>C</sub>、V<sub>R</sub>とV<sub>C</sub>の合計電圧をV<sub>0</sub>とし、CRの時定数として、I<sub>off</sub>(オフ電流)を見積ってみると、

【0029】

【数3】

$$V_c = V_0 \cdot \exp(-t/RC) \quad \dots \quad (1)$$

$$R = V_R / I_{off} = 10V / I_{off} \quad \dots \quad (2)$$

【0030】ここで、 $t$ は充電時間、液晶へ印加する $V_R$ の電圧は、6V程度であり、最大10Vと設定すれば十分である。また表示電極のサイズは $30\mu m^2$ 程度であるので、 $C \geq 0.1 pF$ が妥当なところである。保持

$$I_{off} \leq - (10 \times 0.1 \times 1n(0.9)) / 16.7$$

$$\leq 6 pA$$

【0032】となります。以上、非常にマージンを取っているので、 $I_{off} \leq 10 pA$ 以下とすれば、特に保持で問題にならない。図5は、オフ電流とOD値（遮光膜の光吸収係数とその膜厚の積）の相関を調べたものであり、通常のバックライトの光源 $10^4 l_x$ 、プロジェクターの光源 $10^5 \sim 10^6 l_x$ を考慮し、3種類の光源で調査し、TFTには $V_D = 12V$ 、 $V_G = -4.5V$ を印加した。従って図5のよう、オフ電流を $10 pA$ 以下とすれば、バックライトでは、OD値はおよそ2.5以上必要とし、プロジェクターでは、OD値はおよそ4から5以上となる。図6（ $C_r$ のOD値と膜厚の関係）から判るように、バックライトでは、従来の膜厚で十分であるが、プロジェクターでは、 $2000 \sim 2500 \text{ \AA}$ 以上必要となる。当然A1では、光の吸収係数が異なるため膜厚も異なってくる。

【0033】この遮光膜を設けることで、遮光膜を介してTFTに入射される光はほとんど無くすことができる。しかし遮光膜の開口部を介して入る光は、膜の段差部への入射や反射および複屈折等により、どうしても半導体層へ入射されてしまう。これを防止するために、次の第2の特徴がある。つまり図8の如く、第1の非単結晶シリコン膜であるノンドープの $a-Si$ （17）と第2の非単結晶シリコン膜である $N^+$ 型にドープされた $a-Si$ （19）の界面を完全に覆うようにソース電極（20）とドレイン電極（21）を設けることにある。従ってA1やM0の光遮蔽機能を有する電極が、前記半導体層へ入射する光を遮断するため、遮光膜で透過した光を更に遮蔽でき、更には遮光膜の開口部を介し、色々な経路を経て入射する光も遮蔽できるので、結局半導体層へ入射する光を大幅に減少させることができる。

【0034】次に第2の実施例を述べる。構成は第1の実施例とほぼ同一であるので、異なる点のみを説明する。図2は、前実施例と同様に、光源は上に設けられる。ただし遮光膜（35）は、素子基板（10）と対向基板（33）の両方に設けられる。本実施例では、遮光膜がTFT（30）を覆うので、短絡を防止するため、絶縁層（31）を介して遮光膜が設けられ、この上に配向膜（32）が設けられている。

時間は、 $1/60 = 16.7 \text{ msec}$ で、90%以上の保持率とすると、（1）、（2）式より

【0031】

【数4】

【0035】本実施例では、2つの遮光膜が、前実施例と同様に非表示領域に設けられているので、この総合膜厚を、前記OD値4～5以上と成るように設定している。また図8の如く、ソース電極およびドレイン電極は半導体層を完全に覆うように設けられている。ここでは、第1の実施例より、TFTに近い所で遮光膜が設けられているので、遮光膜の開口部を介して半導体層へ入る光は、全実施例よりもより効果的に遮断できる。

【0036】更に第3の実施例を述べる。図3より明らかのように、紙面に対して下方に光源が設けられる場合で、ハッチングで示した遮光膜（35）は、TFT（30）の下に設けられている。またこの遮光膜の上には、ゲート（11）が設けられている。この遮光金属材料（ $C_r$ 、A1等）より成るゲート（11）は、サイズを半導体層より大きくして、この非単結晶シリコン膜（17）、（19）を平面的に完全に覆うように設けている。覆うとした表現は、ここでは好ましくないが、図3の基板の上下を反転すれば、ゲートは上と成るので理解できるであろう。また遮光膜（35）とTFT（30）のショートを考えて、絶縁層が設けられている。この場合、ゲート（11）で完全に半導体層を覆うことができるので、OD値が4～5と成るように厚く設ければ、遮光膜を省略できるが、画素の分離や十分な遮光を達成するためには、遮光膜とゲートで遮光したほうが良い。

【0037】また半導体層は、ゲート（11）にセルフアラインされた状態でも効果はあるが、斜めに入ってくる光に対しては、遮光しにくいので、完全に覆われたほうがよい。またここでは、ソース電極およびドレイン電極は、ゲートに対して下方となるので、位置関係およびサイズの大小は問題なくなる。

【0038】以上は、 $a-Si$ は逆スタガー型のトランジスタで説明したが、 $p-Si$ でも良い。 $p-Si$ は、 $a-Si$ より1桁程吸収係数が小さいが、効果があることは実験により判明している。また $a-Si$ や $p-Si$ のスタガー型のトランジスタでもよい。この構造は、従来例で述べてあるので省略をするが、半導体層の上層にソース電極、ドレイン電極、ゲートが設けられてあるために、光源は、上方にしか設けられない。前実施例によ

うに、この3つの電極が遮光機能を有した金属材料で形成され、完全またはほぼ完全に覆われて、また遮光膜の厚さをOD値にして4~5以上になるように設ければ、前実施例と同様にオフ電流の減少を達成できる。

## 【0039】

【発明の効果】以上の説明から明らかなように、OD値で4~5以上に成るように遮光膜を設け、または／およびトランジスタを構成する電極より半導体層がはみでない構成にすることで、オフ電流を減少でき、この結果、 $I_{ON}/I_{OFF}$ 比が大きくなり、ゲート電圧のマージンを大きくすることができます。従って液晶表示装置の信頼性向上することができる。

【0040】第1に、OD値が4~5に成るように遮光膜を対向基板に設けることで、遮光膜を介してTFTに入射される光を減少でき、オフ電流を抑制できる。しかもソース電極およびドレイン電極を、ノンドープの非単結晶シリコン膜とドープされた非単結晶シリコン膜の界面を覆うように設けることで、更にオフ電流を抑制できる。

【0041】第2に、前述の構成で、遮光膜を更に素子基板に設け、対向基板の遮光膜との総膜厚が、OD値で4~5と成るように設けることで、前述同様にオフ電流を抑制できる。更には遮光膜が、素子基板に設けられるために、遮光膜の開口部を介して乱反射、屈折等を繰り返して半導体層に入ってくる光を、前実施例より効率的に遮蔽できる。

【0042】第3に、遮光膜を素子の形成される層の下層に設けることで、素子基板側から光が入射される液晶表示装置においてオフ電流を防止できる。またゲート電極のサイズよりも半導体層を小さく設け、ゲート電極で完全に覆われるよう設けることで、遮光膜で遮蔽で

きないTFTの下方より浸入してくる光は、CrやAlの遮蔽金属であるゲートで遮蔽されるため、第1および第2の非単結晶シリコン膜の全域にわたりオフ電流を減少できる。

## 【図面の簡単な説明】

【図1】本発明の液晶表示装置の断面図である。

【図2】他の実施例を示す液晶表示装置の断面図である。

【図3】他の実施例を示す液晶表示装置の断面図である。

【図4】液晶表示装置内の1セルの等価回路図である。

【図5】オフ電流とOD値の関係を示す図である。

【図6】OD値と膜厚の関係を示す図である。

【図7】従来の液晶表示装置の平面図である。

【図8】本発明の液晶表示装置の平面図である。

## 【符号の説明】

(10) 透明な絶縁性基板

(11) ゲート

(16) 表示電極

20 (17) 第1の非単結晶シリコン膜

(19) 第2の非単結晶シリコン膜

(20) ソース電極

(21) ドレイン電極

(30) 素子

(32) 配向膜

(33) 対向基板

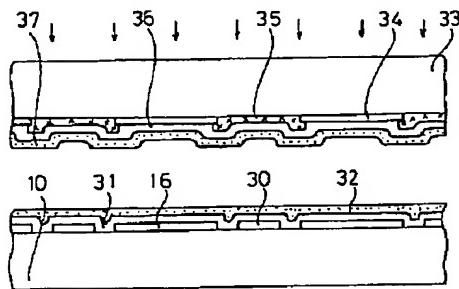
(34) カラーフィルター

(35) 遮光膜

(36) 対向電極

30 (37) 配向膜

【図1】



16: 表示電極

31: パシベーション膜

34: カラーフィルタ

36: 対向電極

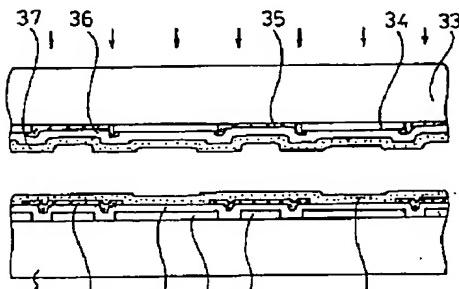
30: 素子

32: 配向膜

35: 遮光膜

37: 配向膜

【図2】

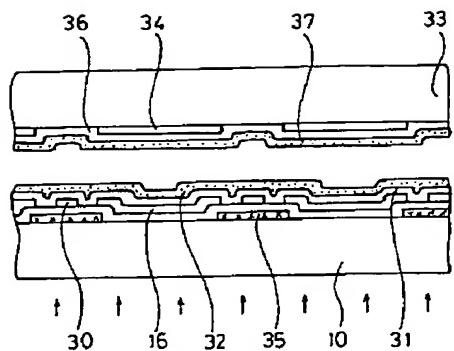


10 35

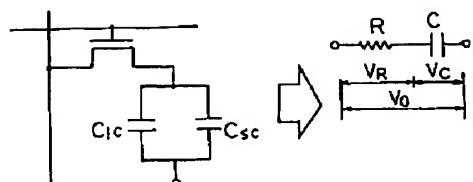
31 16

30 32

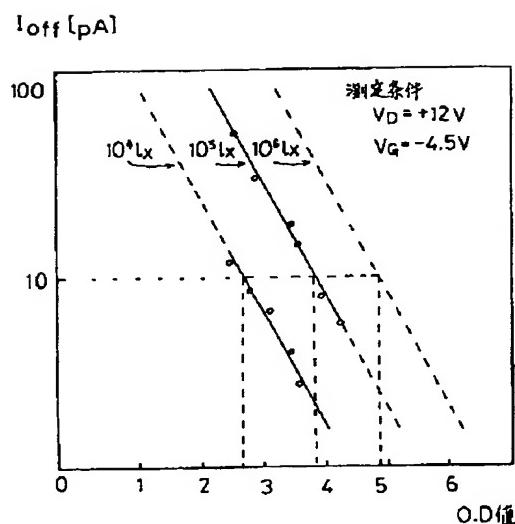
【図3】



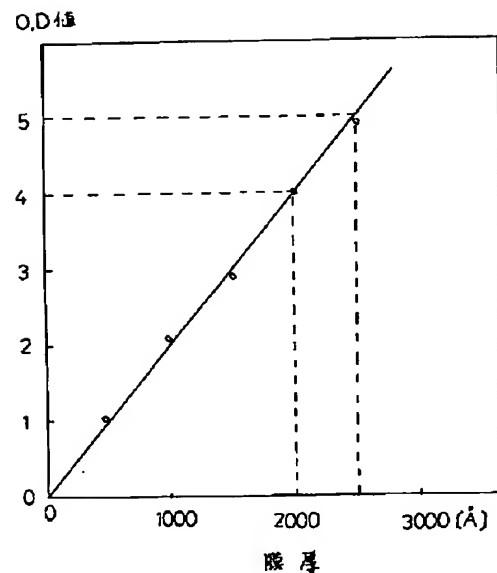
【図4】



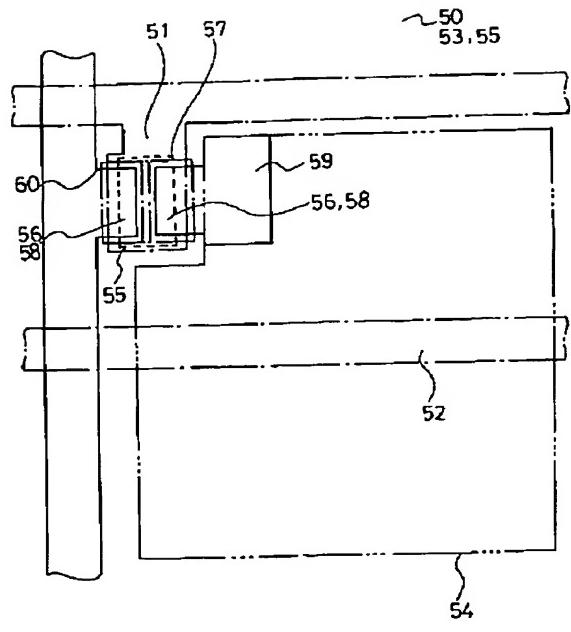
【図5】



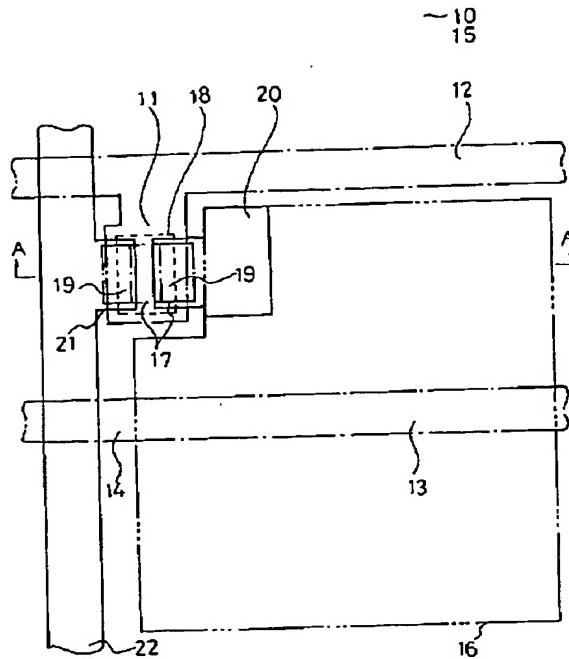
【図6】



【図7】



【図8】



11: ケート  
 13: 構助容量電極  
 16: 表示電極  
 18: 半導体保護膜  
 20: ソース電極

12: ゲートライン  
 14: 構助容量ライン  
 17: 第1の非単結晶シリコン膜  
 19: 第2の非単結晶シリコン膜  
 22: ドレインライン